

Neuartige Montage von Chips auf Wafer

Moderne Leittechnologie zur 3D-Systemintegration

Die Anwendungen der Mikroelektronik tendieren zu komplexeren Komponenten mit höherer Integration auf Chip-Ebene, höheren Frequenzen, mehr Funktionalität und gesteigerter Leistungsfähigkeit. Andererseits werden immer kleinere, kostengünstigere und schneller am Markt verfügbare Gehäuse verlangt. Bei immer mehr Consumer-Produkten werden deshalb elektronische Schaltungen mit Sensorelementen auf MEMS-Basis kombiniert. Solche hybriden Gehäuse stellen weitere Herausforderungen dar: hermetischer Abschluss, die Interaktion mit einer zu messenden Umgebung und die Minimierung

mechanischer Belastungen des Bauteils. CHRISTOPH SCHEIRING, HANNES KOSTNER, PAUL LINDNER, STEFAN PARGFRIEDER



Schnelle Flip-Chip-Ausrüstung für das Pre-Bonden von Chips auf einen Wafer.

In der Halbleiterindustrie gibt es derzeit unterschiedliche Ansätze, die Anforderungen der neuesten Produktanwendungen zu erfül-

len. Sie umfassen die Integration auf Gehäuse- und auf Chip-Ebene: Gehäuse werden gestapelt, blanke Dies in einem Gehäuse aufeinander geschichtet und mehrere Chips dreidimensional vertikal integriert. Mit Embedded-Technologien erfolgt auch eine Integration auf dem Chip selbst bis hin zu Systemen auf dem Chip (SoC).

Die 3D-Systemintegration (oder 3D-Vertikallintegration) ist der ultimative Schritt zur Entwicklung hochintegrierter und kostengünstiger Systeme, die aus individuell verarbeiteten Komponenten ansonsten inkompatibler Technologien bestehen. Dabei umfasst die vertikale 3D-Integration IC-Funktionalität und die hybride Integration von ICs und MEMS. In dreidimensional integrierten Systemen werden die peripheren elektrischen Verbindungen zwischen den Dies durch vertikale Signalleitungen ersetzt. Die vertikalen Signalleitungen verbinden die betreffenden Schaltungsteile direkt – ganz ähnlich, wie die

globale On-Chip-Verdrahtung auf planaren SoC-Dies. Ein Interface zwischen dem unteren und dem oberen Chip gilt als Schlüssel zur dreidimensionalen Systemintegration. Es erlaubt die höchste Verbindungsdichte und kürzere Verbindungsleitungen und sorgt so für kürzere Verzögerungen, für niedrigste Stromaufnahme und für geringste Widerstände und Kapazitäten.

Derzeit werden für die Herausforderung „High Interconnectivity Interface“ eine ganze Reihe unterschiedlicher Entwicklungsansätze verfolgt. Einige von ihnen erlauben die Kombination von lediglich zwei Dies in einer Face-to-Face-Orientierung, andere wiederum nutzen modulare Ansätze für die Stapelung von mehr als zwei Chips übereinander. Bei den modularen Ansätzen wird die elektrische Verbindung allgemein mit einer Wafer-Durchkontaktierung gelöst, mit der die Anschlussflächen auf der Oberseite durch das Silizium-Substrat zum darunter

AUTOREN

CHRISTOPH SCHEIRING UND
HANNES KOSTNER
christoph.scheiring@datacon.at
Datacon Technology AG
Innstraße 16
A-6240 Radfeld
T +43/5337/600-0
F +43/5337/600-6 60

PAUL LINDNER UND
STEFAN PARGFRIEDER
p.lindner@EVGroup.com
EV Group
DI Erich Thallner Straße 1
A-4780 Schärding
T +43/7712/5311-0
F +43/7712/5311-4600

liegenden Chip geführt werden.

Die erfolgreiche Hybridintegration von integrierten Schaltungen und MEMS benötigt außer einer reinen IC-Gehäuseung noch zusätzliche Funktionalitäten, wie etwa die Kapselung in hermetisch dichten Kavitäten. Die Kapselung dient dem Schutz fragiler Teile der MEMS-Komponenten, wie etwa bei frei beweglichen Strukturen in MEMS-Beschleunigungsaufnehmern für Airbag-Systeme. Diese Strukturen sind vor Staub, Feuchtigkeit und mechanischer Belastung zu schützen. Darüber hinaus beeinflusst der Gasinhalt die Kavität auch die Leistungsmerkmale des darin untergebrachten Bauteils, so dass der hermetische Abschluss und die Gasfüllung für eine Optimierung der Bauteilkennwerte gesteuert werden müssen.

Wafer-Bonden versus Chip-Bonden

Die Fertigung von dreidimensional integrierten Gehäusen und von 3D-Hybridgehäusen kann durch W2W (Wafer-to-Wafer)- oder C2W (Chip-to-Wafer)-Bonden erfolgen. Obwohl die W2W-Bond-Ausrüstung häufig eingesetzt wird und obwohl sie durch den intensiven Einsatz zur MEMS-Gehäuseung eine gewisse Reife erreicht hat, weist dieser Ansatz prinzipielle Grenzen auf, die sich besonders bei der 3D-Integration von wertvollen ICs auswirken.

Als Alternative bietet sich das C2W-Bonden an, das eine sehr flexible Kombination unterschiedlichster Technologien, Materialien und Geometrien erlaubt. Es gibt allerdings auch Nachteile: Dazu gehören ein begrenzter Durchsatz wegen des sequentiellen Bondens der einzelnen Dies und die Schwierigkeit, die Umgebung und damit den Kammerinhalt für MEMS zu evakuieren oder gezielt zu steuern. Bei der Advanced-Chip-to-Wafer-Technologie (AC2W) wird das Bonden in zwei individuelle Prozesse aufgeteilt: in einen Ausricht-/Pre-Bond-Prozess, der die Genauigkeit der Assemblierung bestimmt und einen Permanent-Bond-Prozess, der die endgültige Verbindung ausformt. Letzterer wird allgemein durch Temperaturbehandlung der Verbindungsschicht in Kombination mit Druck auf die Chip-Rückseite erreicht.

Die Entkopplung von Ausricht- und Permanent-Bonden bietet bei der Fertigung von AC2W-Aufbauten entscheidende Vorteile: Bei Raumtemperatur lässt sich die Ausrichtung mit hoher Genauigkeit erledigen, weil sie nicht durch Prozess Temperatur und hohe Druckkraft beeinflusst wird. Darüber hinaus braucht es keine extrem ausgefeilten, kundenspezifischen Tools für In-Situ-Verarbeitung. Stattdessen kann eine vorhandene und bewährte Bond-Ausrüstung genutzt werden.

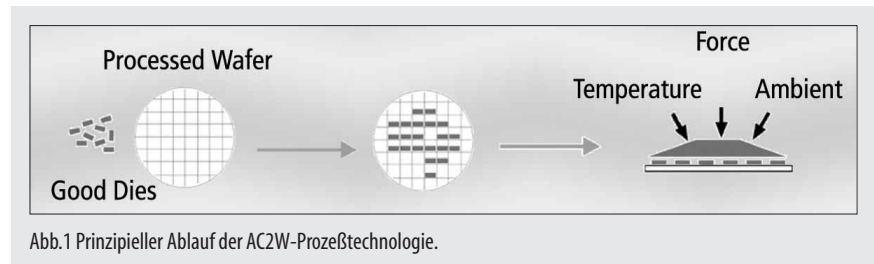


Abb.1 Prinzipieller Ablauf der AC2W-Prozess-Technologie.

Im zweiten Prozessschritt erfolgt das permanente Bonden eines vollständig assemblierten Wafers. Durch diese Chargen-Verarbeitung werden die zeitaufwändigen Verbindungen für alle Bauteile auf einem Wafer gleichzeitig ausgebildet. Da der Durchsatz üblicherweise durch die Geschwindigkeit des Bonders definiert ist, lässt sich damit eine billige Massenfertigung erreichen. Ein neu entwickelter C2W-Bonder für die Chip-auf-Wafer-Montage erlaubt eine genaue Steuerung der Prozessparameter Temperatur, Druck und umgebende Gasatmosphäre. Dazu ist er in einer Vakuumkammer untergebracht, die sich evakuieren bzw. mit einer genau kontrollierbaren Gasmischung füllen lässt. Außerdem kann auf jeden Chip, unabhängig von seiner Höhe, eine homogene Andruckkraft wirken. Der C2W-Bonder wurde entsprechend der hier beschriebenen Technologie entwickelt. Für die Trennung der Ausricht- und Bond-Schritte gibt es eine wirksame Anheftmethode, mit der die Dies temporär auf dem Wafer befestigt und das ganze sicher vom Die-Bonder zum C2W-Bonder ohne spezielle Klemmvorrichtungen transportiert werden kann. Abhängig von der Materialzusammensetzung der gegenüber liegenden Kontakt-Oberflächen und der Endanwendung des Aufbaus lassen sich eine ganze Reihe unterschiedlicher Anheftmethoden nutzen. Dazu gehören das Bonden mit temporären Klebern und das Thermokompressions-Bonden. Die AC2W-Technologie ermöglicht Verbindungsprozesse auf Komponentenebene, die vom Klebe-Bonden und Lötens bis hin zu Verbindungsmethoden reichen, die ursprünglich nur auf Wafer-to-Wafer-Bond-Vorgänge beschränkt waren (z.B. anodisches Bonden, Fusions-Bonden oder Glasschmelzen).

Künftige Anwendungsbereiche

In mehreren Ebenen gestapelte Gehäuse: Es wurde untersucht, ob sich Bauteile mit noch höheren Integrationsdichten durch das Stapeln mehrerer Chips realisieren lassen. Diese Stapeltechnologie eignet sich auch für die Integration von MEMS-Bauteilen mit Elektronik, indem beispielsweise einige Lagen

aus MEMS-Komponenten und nicht aus mikroelektronischen Schaltungen bestehen. Flip-Chip-Verbindung von Elektronik mit MEMS-Bauteilen: Die Flip-Chip-Technologie eignet sich für die Integration von MEMS-Komponenten mit Elektronik. Sowohl MEMS-Bauteile als auch Elektronikbauteile lassen sich auf einem Substrat platzieren, wobei das MEMS oft auch als Substrat dienen kann. Das hat den Vorteil, dass die Handhabung des MEMS entfällt: Viele dieser Bauteile sind nämlich recht zerbrechlich.

Die Verbindung von AC2W mit SOLID-F2F (Face-to-Face) bietet gegenüber gegenwärtigen Technologien folgende Vorteile:

Der spezifische Widerstand von Cu₃Sn ist mit 8,9 $\mu\Omega\text{cm}$ wesentlich geringer als von herkömmlichem Zinn-Blei-Lot mit etwa 16,5 $\mu\Omega\text{cm}$.

Der gedrehte Chip liegt mit 15 μm wesentlich enger am Substrat an als beim herkömmlichen Flip-Chip-Prozess mit etwa 300 μm .

Diese Vorteile belegen, dass sich mit dem AC2W-Prozess elektrische Verbindungen mit wesentlich besserer Qualität erzeugen lassen. Für manche Anwendungen kann dies eine entscheidende Rolle spielen: So sind die Ein- und Ausgangssignale von MEMS-Bauteilen oft sehr schwach und stöempfindlich. Mit einer hochwertigen elektrischen Verbindung lassen sich bestimmte Leistungsmerkmale besser erreichen. Einbau von MEMS-Komponenten auf Chip-Ebene: Viele MEMS-Bauteile sind zerbrechlicher als monolithische Elektronikkomponenten. Ein normaler Einbauprozess kommt für sie deshalb oft nicht in Frage. Mit dem Zwischenschritt einer Gehäuseung auf Chip-Ebene können derartige Bauteile ausreichend robust gestaltet werden, damit sie einen standardmäßigen Assemblierungsprozess schadlos überstehen.

Dieser Zwischenschritt nutzt eine Abdeckung zum Schutz des fragilen Mikrosystems. Zum Schutz vor Staub wird diese Abdeckung oft vor dem Zersägen des Wafers angebracht. Nach dem Zerteilen des Wafers ermöglicht die Abdeckung eine Handhabung des MEMS mit standardmäßigen Vakuum-Tools.



Abb. 2:
Chip-to-Wafer-Bonder

Hermetisch dichte Gehäuse für MEMS-Bauteile: Viele Sensoren und Aktoren erfordern ein luftleeres Gehäuse. Die AC2W-Technologie kann Vakuumkammern für derartige Bauteile auf Chip-Ebene erzeugen. In ähnlicher Weise lassen sich abgeschlossene Leitungssysteme für mikrofluidische Bauteile auf Chip-Ebene aufbauen. Als Hauptvorteile gelten dann:
Die Technologie kann für Abdichtungen zwischen den unterschiedlichsten Materiali-

en genutzt werden (z.B. Silizium, Quarzkera-
mik)

Im Gegensatz zu vielen anderen Technologi-
en ist der automatisierte Einbau auf Wafer-
Ebene möglich, ohne dass die Wafer gleich
groß sein müssen.

Mit der Pick-and-Place-Technologie lassen
sich Gehäuse aus kleinen, separaten Kompo-
nenten aufbauen. Als Beispiel kann hier eine
kundenspezifische Anforderung für eine Va-
kuumkammer dienen, die aus kleinen Rin-

gen eines piezoelektrischen Materials in Ver-
bindung mit Molybdän-Abdeckungen auf
einem Silizium-Substrat besteht und auf
Chip-Ebene realisiert wurde.

Zusammenfassung

Die neu entwickelte Fertigungstechnologie
AC2W (Advanced Chip-to-Wafer) erlaubt
die vertikale 3D-Integration von ICs und ei-
ne hybride Integration von MEMS und ICs
auf der Basis eines breiten Spektrums un-
terschiedlicher Verbindungsmethoden.

In der AC2W-Technologie wird die gesamte
Bond-Sequenz in zwei individuelle Prozesse
aufgeteilt: Zuerst sorgt der Ausricht- und
Pre-Bond-Prozess für präzise Assemblierung,
danach festigt der Permanent-Bond-
Prozess die endgültige Verbindung. Ein neu
entwickelter Chip-to-Wafer-Bonder führt
den zweiten Schritt aus, indem die Verbin-
dungsschicht unter Druck auf die Rückseite
der Chips innerhalb einer gesteuerten Um-
gebungsatmosphäre erhitzt wird. Die
AC2W-Technologie wird von Infineon Tech-
nologies bereits erfolgreich für die Fertigung
von SOLID-F2F-Aufbauten genutzt.

Dieser Beitrag als PDF und weiterführende
Informationen (ähnliche Beiträge, techni-
sche Daten, Direktlinks zum Hersteller etc.)
sind online verfügbar auf www.duv24.net.

more @ click DV6A02.. >